3.3 V 差分多点低电压 M-LVDS 驱动器接收器

UM3400S8 *SOP8*
UM3401S8 *SOP8*

描述

UM340XS8系列为纯3.3V电源差分多点低电压（M-LVDS）线路驱动器和接收器。UM3400S8和UM3401S8器件均符合TIA/EIA-899标准。UM3400S8在0.0V下提供1型接收器阈值。UM3401S8在0.1 V下提供2型接收器阈值。

这些器件具有1型和2型接收器，能够在−1V至3.4 V的共模电压范围内，以低至50mV的差分输入电压来检测总线状态。1型接收器具有接近零的阈值(±50 mV)，并具有25mV 的差分输入电压迟滞，以防止在信号缓慢变化或输入丢失时出现输出振荡。2型接收器具有一个偏移阈值，可在开路、闲置总线和其他故障条件下提供可检测电压。UM3400S8和UM3401S8支持单工或半双工总线配置。

应用

- TIA/EIA-485的低功耗、高速、短距离替代方案
- 背板或线缆连接的多点数据和时钟传输
- 蜂窝基站
- 局端交换机
- 网络交换机和路由器

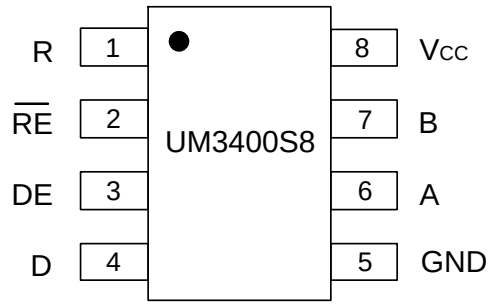
特性

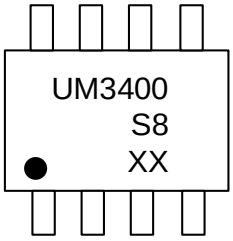
- 低压差分30Ω至55Ω线路驱动器和接收器，信号传输速率高达100Mbps
- 1型接收器具有25mV的迟滞
- 2型接收器具有100mV偏移阈值，可检测开路和总线空闲条件
- 符合或超过M-LVDS标准TIA/EIA – 899，适用于多点数据交换
- 可控的驱动器输出电压转换时间，以改善信号质量
- –1V至3.4V共模电压范围，允许在2V接地噪声下进行数据传输
- 总线引脚在禁用或V_{CC} ≤ 1.5V时呈现高阻态
- M-LVDS总线上的无毛刺上电/关断
- Vcc电压范围: V_{CC} = 3.3 ±10% V (3.0 至3.6V)
- 工作环境温度范围：–40 ℃至85 ℃
- 闩锁性能（Latch-up）超过200mA
- 无铅封装

订购信息

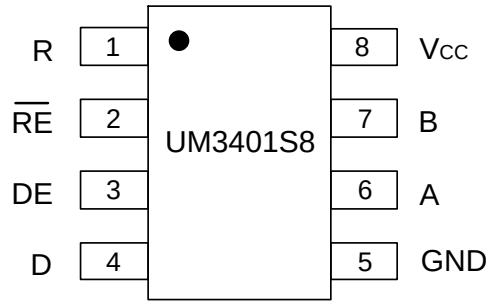
器件型号	工作温度范围	丝印编码	封装类型	发货数量
UM3400S8	-40℃ to +85℃	UM3400S8	SOP8	3000pcs/13Inch Tape & Reel
UM3401S8	-40℃ to +85℃	UM3401S8	SOP8	3000pcs/13Inch Tape & Reel

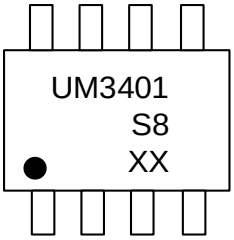
引脚配置　　顶视图





XX: Week Code
UM3400S8
SOP8





XX: Week Code
UM3401S8
SOP8

引脚描述

编号	名称	I/O 类型	默认状态	功能
1	R	LVCMOS Output		接收器输出引脚
2	$\overline{RE}$	LVCMOS Input	HIGH	接收器使能输入引脚 （低电平=有效，高电平=高阻抗输出）
3	DE	LVCMOS Input	LOW	驱动器使能输入引脚 （低电平=高阻抗输出，高电平=有效）
4	D	LVCMOS Input		驱动器输入引脚
5	GND			接地。为确保正常工作，该引脚必须连接至电源地。
6	A	M-LVDS Input/Output		收发器同相输入/输出引脚
7	B	M-LVDS Input/Output		收发器反相输入/输出引脚
8	V_{CC}			电源引脚。为确保正常工作，该引脚必须连接至电源。

绝对最大额定值（注 1、2）

符号	参数		值	单位
V_{CC}	供电电压		-0.3 to 4.0	V
V_{IN}	输入电压	D, DE,$\overline{RE}$	-0.3 to 4.0	V
		A, B (3400, 3401)	-1.8 to 9.0	
V_{OUT}	输出电压	R	-0.3 to V_{CC}+0.3	V
		A, B	-1.8 to 9.0	
T_A	工作温度范围（工业级）		-40 to 85	℃
T_{stg}	贮存温度范围		-65 to 150	℃

注1：超过“绝对最大额定值”表中所列的应力值可能会损坏器件。如果超过了这些限值中的任何一项，则不应假设器件功能正常，可能会发生损坏，并可能影响可靠性。

注2：施加于器件的最大额定值是单个应力限值（不是正常工作条件），且不能同时适用。如果超过应力限值，并不表示器件可正常进行功能操作；可能会发生损坏，并且可靠性可能受到影响。

热性能参数

符号	热指标	数值	单位
θ_{JA}	结至环境热阻	110	℃/W
θ_{JC}	结至外壳热阻	54	

电气特性（静态）

V_{CC} = 3.3 ±10% V（3.0 至 3.6 V），GND = 0 V，T_A = -40 ℃ 至 +85 ℃（参见注释 1、2、3）。

符号	参数		最小值	典型值	最大值	单位
I_{CC}	电源电流	接收器禁用且驱动器启用。 $\overline{RE}$ 和 DE 接V_{CC}；R_L= 50 Ω；其余均开路		13	22	mA
		驱动器和接收器禁用。$\overline{RE}$接 V_{CC} ；DE 接 0 V；R_L = 无负载；其余均开路		1	4	
		驱动器和接收器启用。 $\overline{RE}$ 接 0 V；DE 接 V_{CC}；R_L = 50 Ω；其余均开路		16	24	
		接收器启用，驱动器禁用。$\overline{RE}$ 接 0V；DE 为 0 V；R_L = 50 Ω；其余均开路			13	
V_{IH}	输入高电平		2		V_{CC}	V
V_{IL}	输入低电平		GND		0.8	V
V_{BUS}	任一总线端子的电压 V_A、V_B		-1.4		3.8	V
$\|V_{ID}\|$	差分输入电压的幅值		0.05		V_{CC}	V
驱动器						
$\|V_{AB}\|$	差分输出电压幅值（见图2）		480		650	mV
$\Delta\|V_{AB}\|$	不同逻辑状态之间差分输出电压幅值的变化量（见图 2）		-50		50	mV
$V_{OS(SS)}$	稳态共模输出电压（见图3）		0.8		1.2	V
$\Delta V_{OS(SS)}$	不同逻辑状态之间稳态共模输出电压的变化量（见图3）		-50		50	mV
$V_{OS(PP)}$	共模输出电压峰峰值（见图 3）				150	mV
V_{AOC}	最大稳态开路输出电压（见图 7）		0		2.4	V
V_{BOC}	最大稳态开路输出电压（见图 7）		0		2.4	V
$V_{P(H)}$	电压过冲，低电平至高电平输出（见图 5）				$1.2V_{SS}$	V
$V_{P(L)}$	电压过冲，高电平至低电平输出（见图 5）		$-0.2V_{SS}$			V
I_{IH}	高电平输入电流（D、DE）V_{IH} = 2 V		0		10	μA
I_{IL}	低电平输入电流（D、DE）V_{IL} = 0.8 V		0		10	μA
$\|I_{OS}\|$	差分输出短路电流幅值（参见图 4）				24	mA

电气特性（静态）—— 续

V_{CC} = 3.3 ±10%V（3.0 至 3.6V），GND = 0 V，T_A = -40℃ 至 +85℃（参见注释 1、2、3）。

符号	参数		最小值	典型值	最大值	单位
接收器						
V_{IT+}	正向差分输入电压阈值（见图 9及表 1和表 2）	1型			50	mV
		2型			150	
V_{IT-}	负向差分输入电压阈值（见图 9及表 1和表 2）	1型	-50			mV
		2型	50			
V_{HYS}	差分输入电压迟滞（见图 9）	1型		25		mV
		2型		0		
V_{OH}	高电平输出电压（I_{OH} = –8 mA）		2.4			V
V_{OL}	低电平输出电压（I_{OH} = 8 mA）				0.4	V
I_{IH}	$\overline{RE}$ 高电平输入电流（V_{IH} = 2 V）		-10		0	μA
I_{IL}	$\overline{RE}$ 低电平输入电流（V_{IL} = 0.8 V）		-10		0	μA
I_{OZ}	阻态输出电流（V_O = 0 V 或 3.6 V）		-10		15	μA
C_A/C_B	输入电容，使用HP4194A阻抗分析仪（或同等设备）测量，V_I = 0.4 sin(30E⁶πt) + 0.5 V，其他输出为1.2 V，			3		pF
C_{AB}	差分输入电容，使用HP4194A 阻抗分析仪（或同等设备）测量，V_{AB} = 0.4 sin(30E⁶πt) V，其他输出为 1.2 V				2.5	pF
$C_{A/B}$	输入电容平衡，(C_A/ C_B)		99		101	%
总线输入和输出						
I_A	驱动器禁用时接收器或收发器的输入电流	V_A =3.8V，V_B =1.2V	0		32	μA
		V_A =0V 或 2.4V，V_B =1.2V	-20		20	
		V_A = −1.4V，V_B =1.2V	-32		0	
I_B	驱动器禁用时接收器或收发器的输入电流	V_B =3.8V，V_A =1.2V	0		32	μA
		V_B =0V 或 2.4V，V_A =1.2V	-20		20	
		V_B = −1.4V，V_A = 1.2V	-32		0	
I_{AB}	接收器或收发器（驱动器禁用时）差分输入电流（I_A− I_B）；V_A= V_B，−1.4 ≤ V_A≤ 3.8 V		-4		4	μA
$I_{A(OFF)}$	接收器或收发器断电时输入电流 0V ≤ V_{CC} ≤ 1.5	V_A =3.8V，V_B =1.2V	0		32	μA
		V_A =0V 或 2.4V，V_B =1.2V	-20		20	
		V_A = −1.4V，V_B =1.2V	-32		0	
$I_{B(OFF)}$	接收器或收发器断电时输入电流 0V ≤ V_{CC} ≤ 1.5	V_B =3.8V，V_A =1.2V	0		32	μA
		V_B =0V 或 2.4V，V_A =1.2V	-20		20	
		V_B = −1.4V，V_A = 1.2V	-32		0	
$I_{AB(OFF)}$	接收器输入或收发器输入/输出关断时的差分输入电流（I_A− I_B）V_A = V_B ，0 ≤ V_{CC} ≤ 1.5 V，−1.4 ≤ V_A ≤ 3.8 V		-4		4	μA
C_A	驱动器禁用时的收发器输入电容，使用 HP4194A 阻抗分析仪（或同等设备）测量；V_A = 0.4 sin(30E⁶πt) + 0.5 V，V_B = 1.2 V			5		pF
C_B	驱动器禁用时的收发器输入电容，使用 HP4194A 阻抗分析仪（或同等设备）测量；V_B = 0.4 sin(30E⁶πt) + 0.5 V，V_A = 1.2 V			5		pF
C_{AB}	驱动器禁用时的收发器差分输入电容使用 HP4194A 阻抗分析仪（或同等设备）测量；V_A = 0.4 sin(30E⁶πt) + 0.5 V，V_B = 1.2 V				3.0	pF
$C_{A/B}$	驱动器禁用时的收发器输入电容平衡，（C_A /C_B）		99		101	%

电气特性（静态）—— 续

V_{CC} = 3.3 ±10%V（3.0 至 3.6V），GND = 0 V，T_A = -40 ℃ 至 +85 ℃（参见注释 1、2、3）。

静电放电（ESD）和闩锁（Latch-up）性能					
符号	参数			值	单位
V_{ESD}	静电放电	人体放电模型（HBM），（JEDEC 标准 22，方法 A114-A）	A、B	±8	kV
			所有其他引脚	±4	
闩锁性能	JEDEC 标准 No. 78D			±200	mA

注1：当器件安装在测试插座或印刷电路板上，并保持横向气流大于500 lfpm时，在达到热平衡后，器件将符合规格要求。

注2：参见图1。直流测量参考。

注3：工作环境温度为25 ℃ 且电源电压 V_{CC}为 3.3V 时的典型值。

电气特性（动态）

V_{CC} = 3.3 ±10% V（3.0 至 3.6 V），GND = 0 V，T_A = -40 ℃ 至 +85 ℃（注1、2）。

符号	参数		最小值	典型值	最大值	单位
驱动器						
t_{PLH}/t_{PHL}	传输延时（见图5）		2.0	2.5	3.5	ns
t_{PHZ}/t_{PLZ}	从高电平或低电平至高阻态的延时（参见图6）				7	ns
t_{PZH}/t_{PZL}	从高阻态至高电平或低电平的使能时间（参见图6）				7	ns
$t_{SK(P)}$	脉冲偏移（$\lvert t_{PLH} - t_{PHL} \rvert$）（参见图 5）				350	ps
$t_{SK(PP)}$	器件间偏斜，相似路径和条件（见图 5）。				0.9	ns
$t_{JIT(PER)}$	周期抖动均方根值（RMS），50 MHz（源信号：t_r/t_f 为0.5 ns，取10%和90%点，30k样本。输出值中已去除源抖动）（见图 8）			2	3	ps
$t_{JIT(PP)}$	峰峰值抖动，100 Mbps，2^{15}-1 PRBS（源信号：t_r/ t_f为0.5 ns，取10%和90%点，100k样本。输出值中已去除源抖动）（见图 8）			30	130	ps
t_r/t_f	差分输出上升和下降时间（见图5）		0.5		1	ns
接收器						
t_{PLH}/t_{PHL}	传输延时（见图10）		2	3.6	6	ns
t_{PHZ}/t_{PLZ}	从高电平或低电平至高阻态的禁用时间（见图11）				10	ns
t_{PZH}/t_{PZL}	从高阻态至高电平或低电平的使能时间（见图11）				15	ns
$t_{SK(P)}$	脉冲偏移（$\lvert t_{PLH} - t_{PHL} \rvert$）（见图 10），$C_L$ =15pF	1型		100	300	ps
		2型		500	850	
$t_{SK(PP)}$	器件间偏斜，相似路径和条件（见图 10）。C_L=15pF				1	ns
$t_{JIT(PER)}$	50 MHz 周期抖动均方根值（RMS）（源信号：V_{ID} = 200 mV_{PP}，V_{CM} =1 V，t_r/t_f为0.5 ns，取10%和90%点，30k样本。输出值中已去除源抖动）（见图 12）			4	7	ps
$t_{JIT(PP)}$	峰峰值抖动，100 Mbps 2^{15} -1 PRBS（源信号：t_r /t_f为0.5 ns，取10%和90%点，100k样本。输出值中已去除源抖动）（见图12）	1型		200	700	ps
		2型		225	800	
t_r/t_f	差分输出上升时间和下降时间（见图12），C_L= 15pF		2.3		3.5	ns

注1：当器件安装在测试插座或印刷电路板上，并保持横向气流大于500 lfpm时，在达到热平衡后，器件将符合规格要求。

注2：工作环境温度为25 ℃ 且电源电压 V_{CC}为 3.3V 时的典型值。

参数测量信息

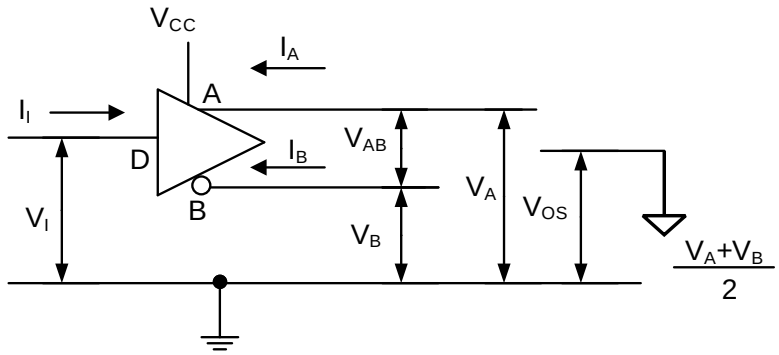
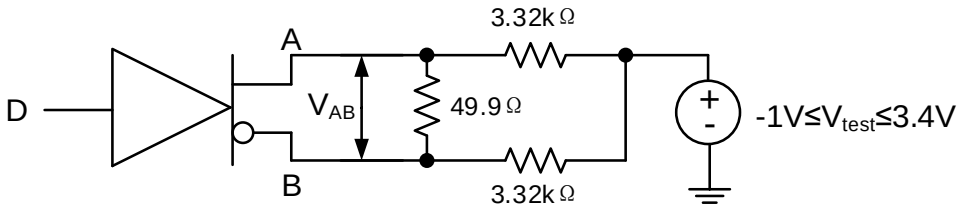
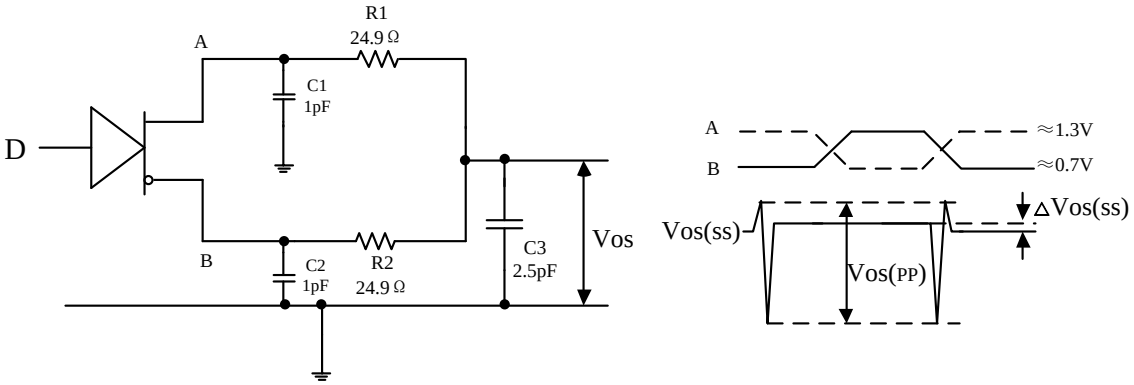


图 1. 驱动器电压和电流定义



注：A. 所有电阻的容差均为1%。

图 2. 差分输输出电压测试电路



注：A. 所有输入脉冲均由具有以下特性的发生器提供：

t_r 或 t_f ≤1ns，脉冲频率 = 500 kHz，占空比 = 50±5%。

B. C1、C2 和 C3 包含位于 D.U.T. 2 cm 范围内的仪器和夹具电容，容差为 20%。

C. R1 和 R2 为金属膜表面贴装电阻，位于 D.U.T. 2 cm 范围内，容差为 1%。

D. $V_{OS(PP)}$ 的测量是在-3 dB 带宽不低于 1 GHz 的测试设备上进行。

图 3. 驱动器共模输出电压的测试电路及定义

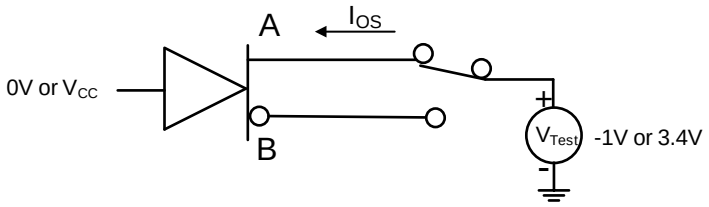
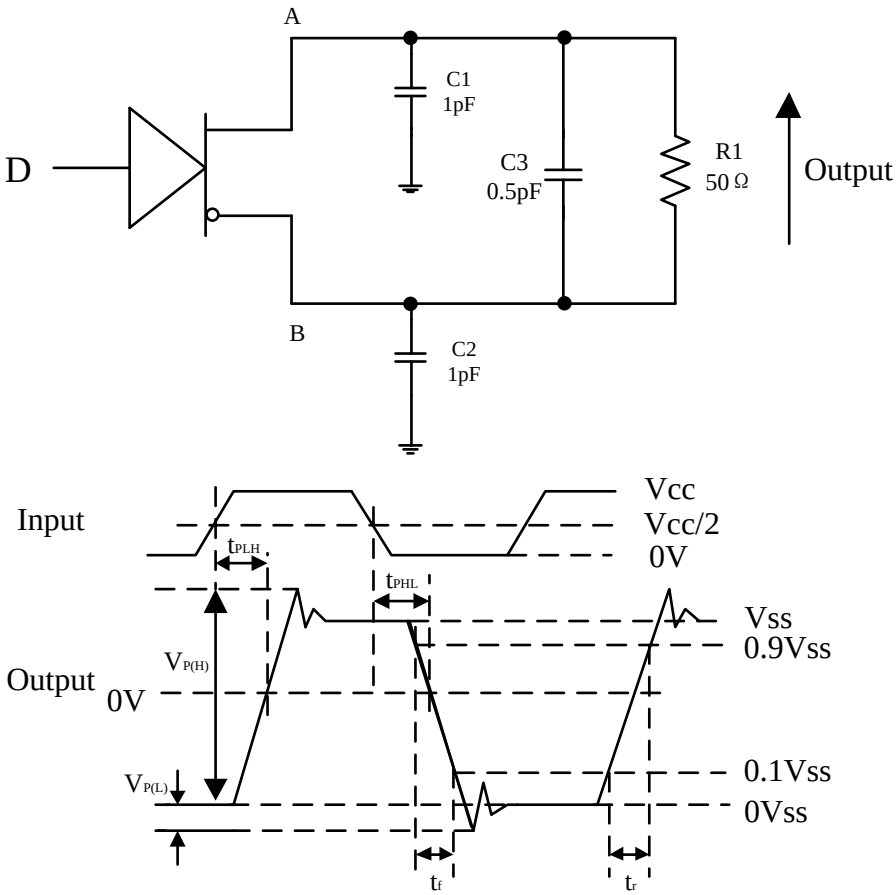
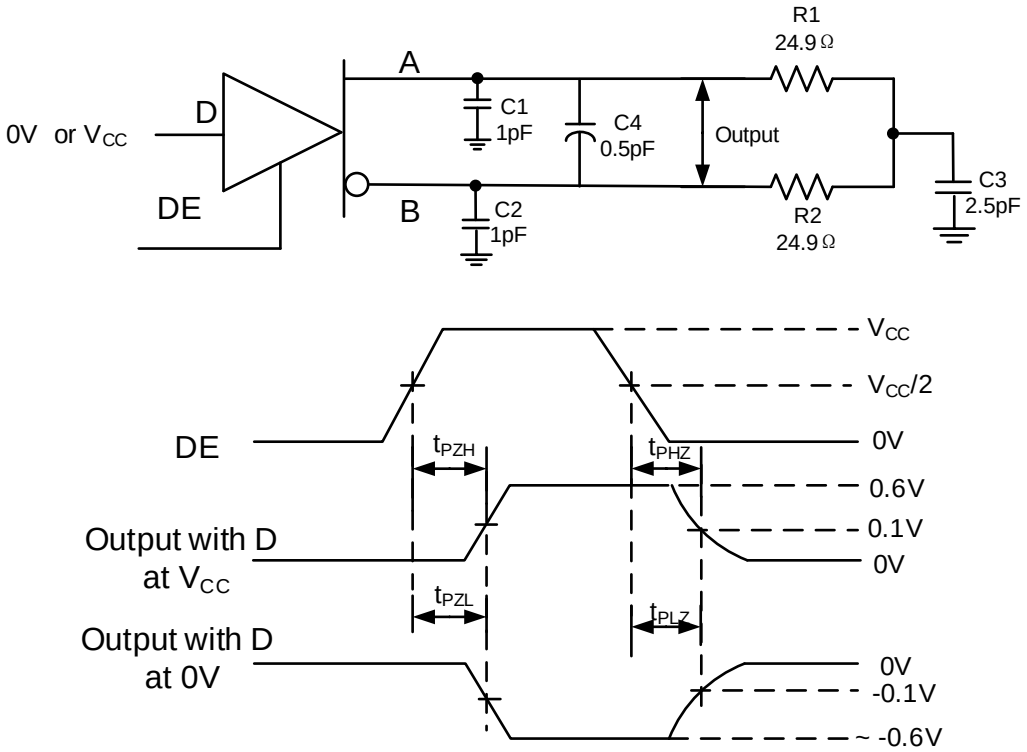


图 4. 驱动器短路测试电路



注：A. 所有输入脉冲均由具有以下特性的发生器提供：
t_r 或 $t_f \leq 1$ns，频率 = 500 kHz，占空比 = 50 ±5%。
B. C1、C2 和 C3 包含位于 D.U.T. 2 cm 范围内的仪器和夹具电容，容差为 20%。
C. R1 为金属膜表面贴装电阻，位于 D.U.T. 2 cm 范围内，容差为 1%。
D. 测量应在-3 dB 带宽不低于 1 GHz 的测试设备上进行。

图 5. 驱动器差分输出信号的测试电路、时序及电压定义



注：A. 所有输入脉冲均由具有以下特性的发生器提供：
t_r 或 $t_f \leq 1$ns，频率 = 500 kHz，占空比 = 50±5%。
B. C1、C2 和 C3 包含位于 D.U.T. 2 cm 范围内的仪器和夹具电容，容差为 20%。
C. R1 和 R2 为金属膜表面贴装电阻，位于 D.U.T. 2 cm 范围内，容差为 1%。
D. 测量应在-3 dB 带宽不低于 1 GHz 的测试设备上进行。

图 6. 驱动器使能与禁用时间电路及定义

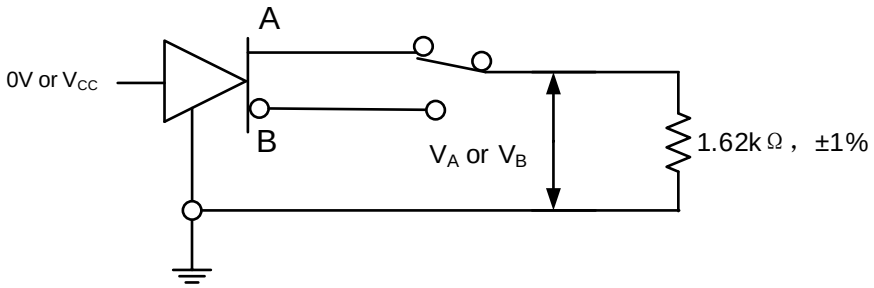
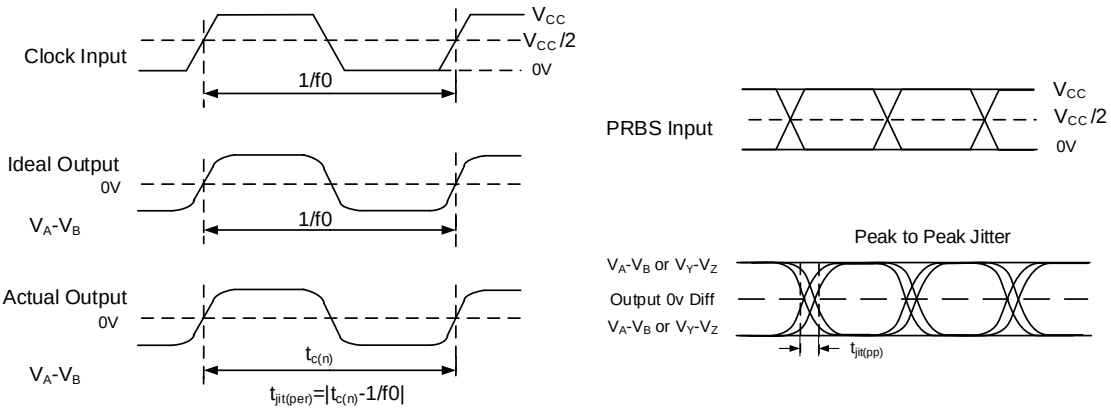


图 7. 最大稳态输出电压



注：A. 所有输入脉冲均由 Agilent 8304A 激励系统提供。
B. 测量在运行 TDSJIT3 应用软件的 TEK TDS6604 上进行。
C. 周期抖动使用 50 MHz、占空比为 50 ±1% 的时钟输入进行测量。
D. 峰峰值抖动采用 100 Mbps $2^{15}-1$ PRBS 输入进行测量。

图 8. 驱动器抖动测量波形

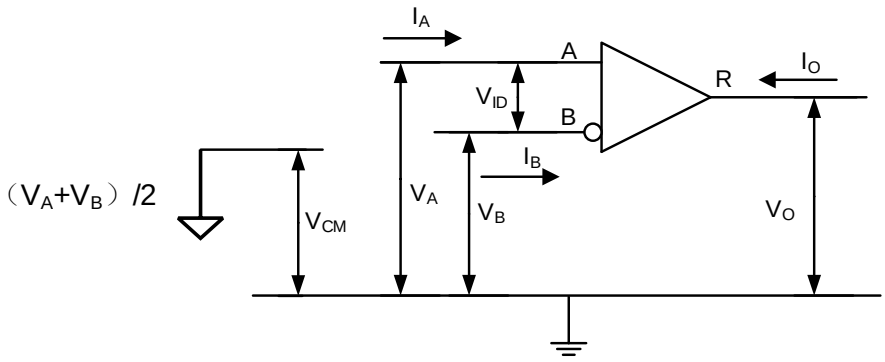
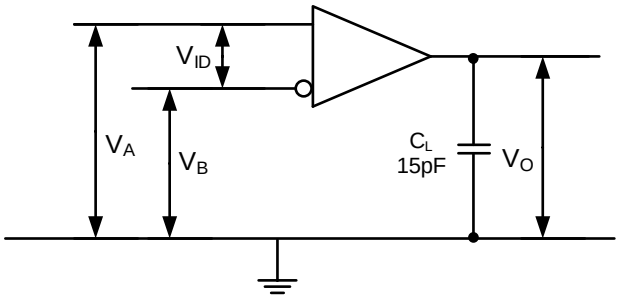
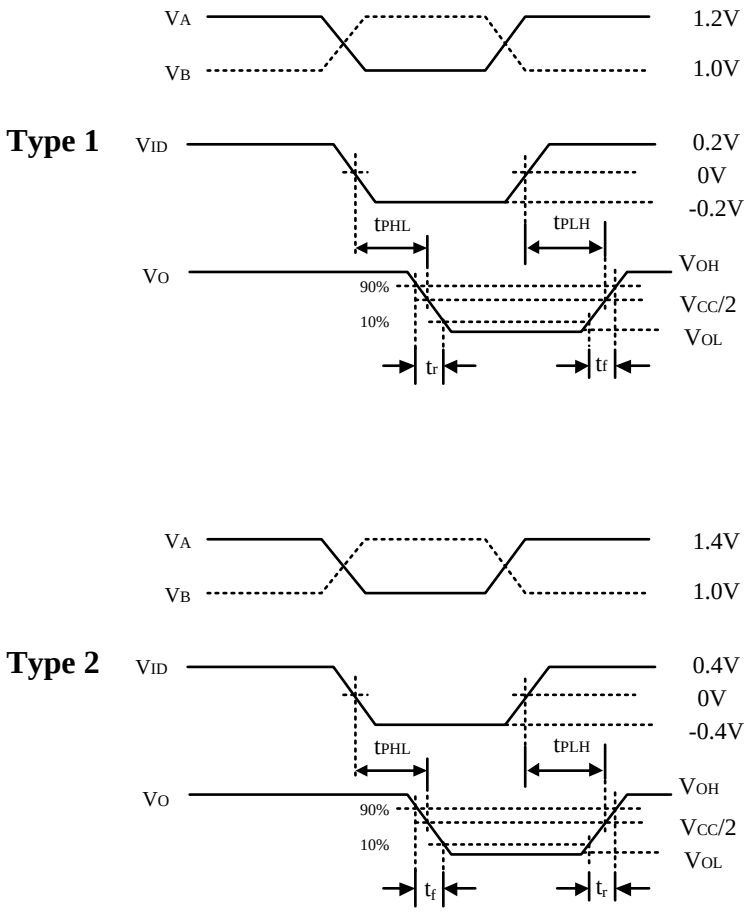


图 9. 接收器电压和电流定义



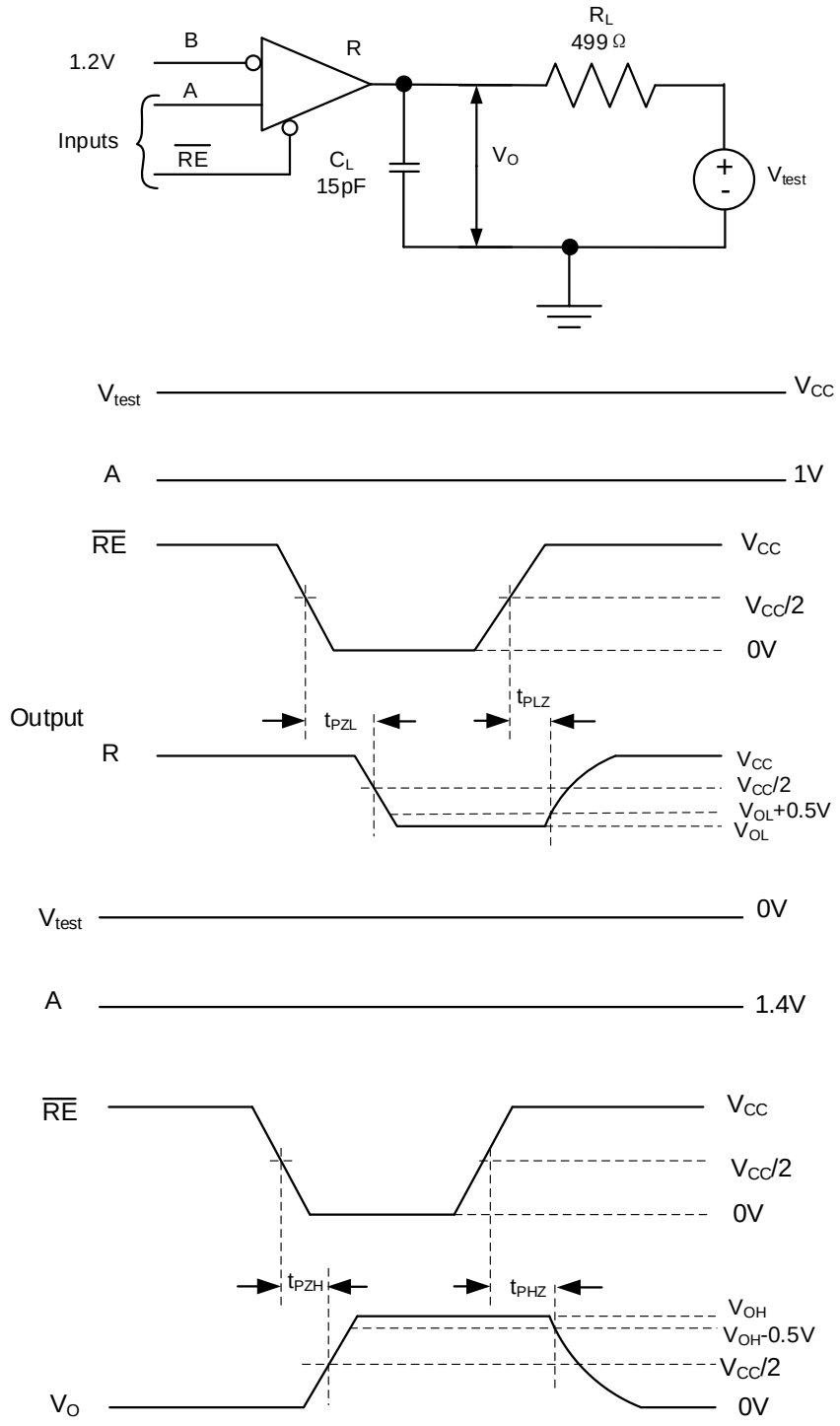


注：A. 所有输入脉冲均由具有以下特性的发生器提供：

t_r 或 $t_f \leq 1$ ns，频率 = 1 MHz，占空比 = 50±5%。C_L是容差为 20% 的低损耗陶瓷表面贴装电容器与D.U.T. 2 cm 范围内夹具电容的组合而成。

B. 测量应在-3 dB 带宽不低于 1 GHz 的测试设备上进行。

图10. 接收器时序测试电路及波形



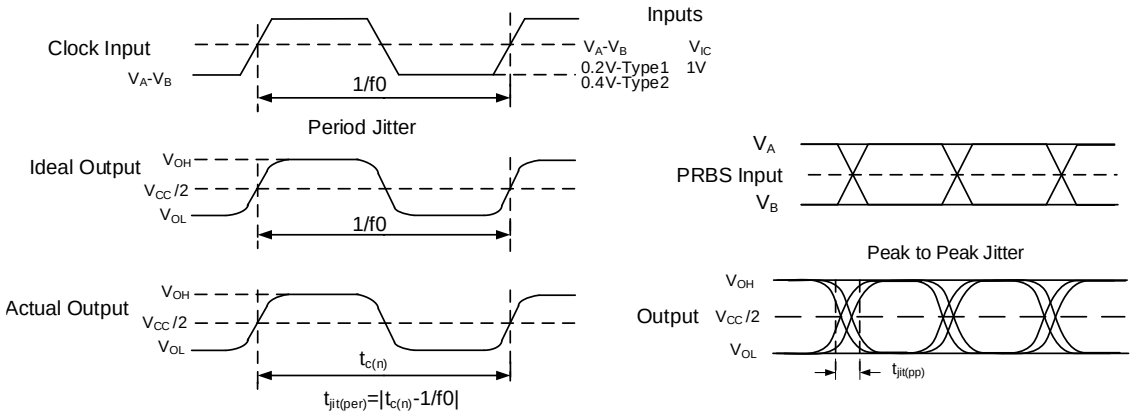
注：A. 所有输入脉冲均由具有以下特性的发生器提供：

t_r 或 $t_f \leq 1$ns，频率 = 500 kHz，占空比 = 50±5%。

B. R_L 为金属膜表面贴装电阻，位于 D.U.T. 2 cm 范围内，容差为 1%。

C. C_L 为D.U.T. 2 cm 范围内的仪器和夹具电容，容差为 20%。

图 11. 接收器使能/禁用时间测试电路及波形



注：A. 所有输入脉冲均由 Agilent 8304A 激励系统提供。
B. 测量在运行 TDSJIT3 应用软件的 TEK TDS6604 上进行。
C. 周期抖动使用 50 MHz、占空比为 50 ±1% 的时钟输入进行测量。
D. 峰峰值抖动采用 100 Mbps $2^{15}-1$ PRBS 输入进行测量。

图 12. 接收器抖动测量波形

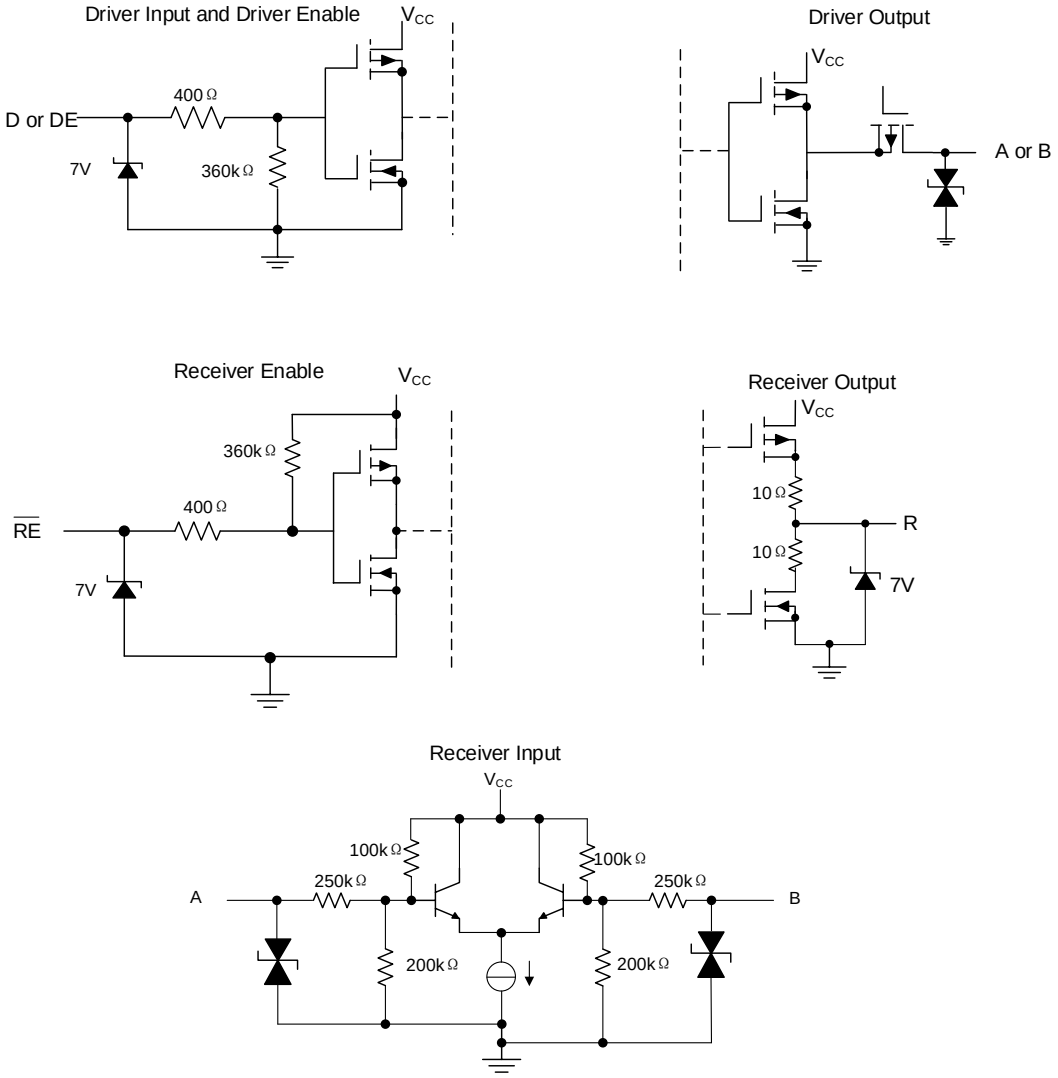


图 13. 等效输入和输出原理图

表 1.1 型接收器输入阈值测试电压

施加的电压		产生的差分输入电压	产生的共模输入电压	接收器输出 (注 1)
V_{IA}	V_{IB}	V_{ID}	V_{IC}	
2.400	0.000	2.400	1.200	H
0.000	2.400	–2.400	1.200	L
3.425	3.375	0.050	3.400	H
3.375	3.425	–0.050	3.400	L
-0.975	-1.025	0.050	–1.000	H
-1.025	-0.975	–0.050	–1.000	L

注 1：H = 高电平，L = 低电平，输出状态假设接收器已启用（$\overline{RE}$=L）

表 2. 2 型接收器输入阈值测试电压

施加的电压		产生的差分输入电压	产生的共模输入电压	接收器输出（注 2）
V_{IA}	V_{IB}	V_{ID}	V_{IC}	
2.400	0.000	2.400	1.200	H
0.000	2.400	–2.400	1.200	L
3.475	3.325	0.150	3.400	H
3.425	3.375	0.050	3.400	L
-0.925	-1.075	0.150	–1.000	H
-0.975	-1.025	0.050	–1.000	L

注 2：H = 高电平，L = 低电平，输出状态假设接收器已启用（$\overline{RE}$=L）

器件功能

表 3. 设备功能表

	Inputs		Output	
1 型接收器 (UM3400)	$V_{ID} = V_A - V_B$	$\overline{RE}$	R	
	$V_{ID} \geq 50$ mV	L	H	
	-50 mV < V_{ID} < 50 mV	L	?	
	$V_{ID} \leq -50$ mV	L	L	
	X	H	Z	
	X	Open	Z	
	Open	L	?	
2 型接收器 (UM3401)	Inputs		Output	
	$V_{ID} = V_A - V_B$	$\overline{RE}$	R	
	$V_{ID} \geq 150$ mV	L	H	
	50 mV < V_{ID} < 150 mV	L	?	
	$V_{ID} \leq 50$ mV	L	L	
	X	H	Z	
	X	Open	Z	
	Open	L	L	
驱动器	Input	Enable	Output	
	D	DE	A / Y	B / Z
	L	H	L	H
	H	H	H	L
	Open	H	L	H
	X	Open	Z	Z
	X	L	Z	Z

H = 高电平，L = 低电平，Z = 高阻抗，X = 无关，? = 未确定

应用信息

接收器输入阈值（失效防护）

M-LVDS 标准定义了 1 型和 2 型接收器。1 型接收器不包含失效防护（failsafe）设计，其差分输入电压阈值接近零伏。2 型接收器的差分输入电压阈值偏离零伏，用于检测是否存在电压差。偏移输入对接收器输出的影响可见表 3 和图 14。

表 3. 接收器输入阈值要求

接收器类型	输出低电平	输出高电平
1 型	$-2.4\ V \le V_{ID} \le -0.05\ V$	$0.05\ V \le V_{ID} \le 2.4\ V$
2 型	$-2.4\ V \le V_{ID} \le 0.05\ V$	$0.15\ V \le V_{ID} \le 2.4\ V$

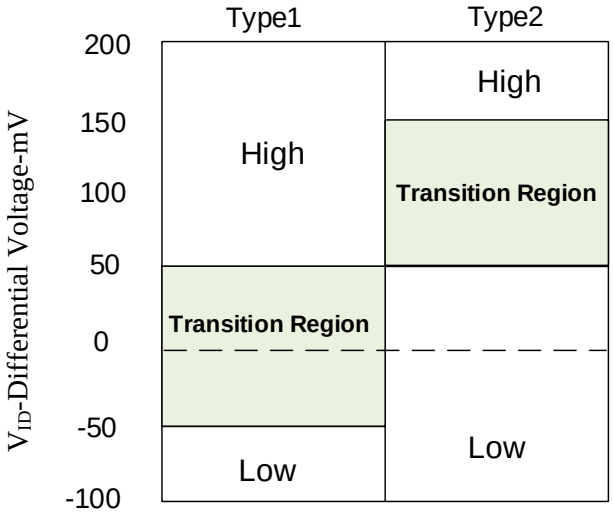


图 14. 接收器差分输入电压——按类型显示过渡区域

热插拔/无毛刺上电/断电

UM3400/3401 提供无毛刺上电/断电特性，可防止器件的 M-LVDS 输出在上电或断电过程中意外开启。这在热插拔应用中尤为重要，即当器件物理连接到 M-LVDS 多点总线且 V_{CC} 处于上升或下降过程中时。虽然这些器件的 M-LVDS 接口在上电/断电时无毛刺，但接收器输出结构并非如此。R 引脚上的毛刺与 $\overline{\textbf{RE}}$ 电压无关。该毛刺引起的任何复杂问题或问题，均可通过电源时序或系统要求（在 V_{CC} 达到稳态值之前暂停操作）轻松解决。

单工理论配置：数据流为单向，且为一个驱动器到一个接收器的点对点连接。UM3400 和 UM3401 器件提供高信号电流，从而支持长距离驱动走线并具有高抗噪性。单端接互连可获得高幅度电平。并联端接互连可获得典型的 M-LVDS 幅度电平，并最小化反射。见图 15 和图 16。UM3400 和 UM3401 可用作驱动器，也可用作接收器。

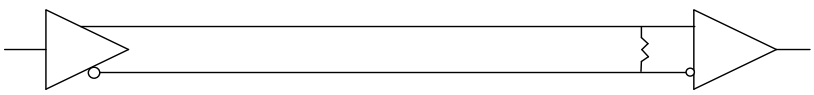


图 15. 点对点单工单端接

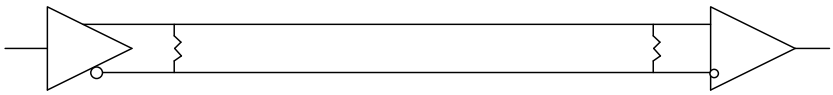


图 16. 并联端接单工

单工多点连接理论配置：数据流为单向，从一个驱动器流向一个或多个接收器，需要多块电路板。单端接互连可获得高幅度电平。并联端接互连可获得典型的 M-LVDS 幅度电平，并最小化反射。在评估测试板上，可根据需要使用接头 P1、P2 和 P3 将收发器相互连接或连接到总线上。参见图 20 和图 21。UM3400 和 UM3401 均可作为驱动器或接收器使用。

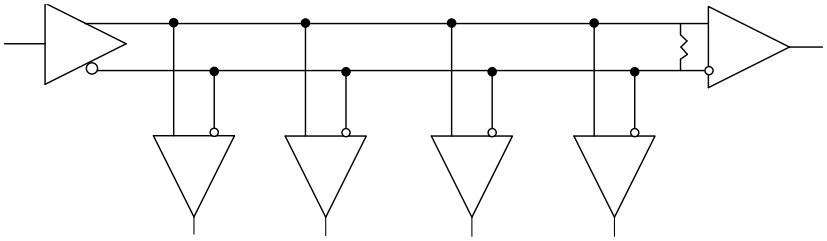


图 17. 采用单端接的多点或分布式单工（配置）

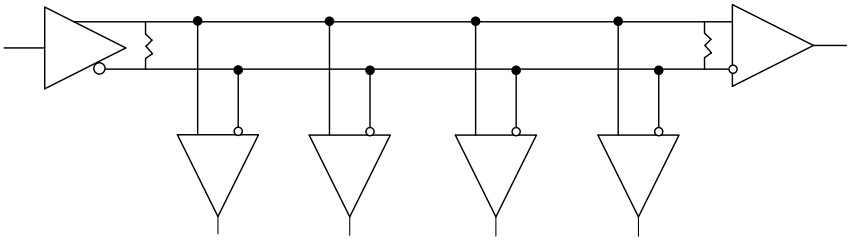


图 18. 采用双端接的多点或分布式单工（配置）

半双工多节点多点理论配置：数据流为单向，并从多个可能的驱动器中选择一个，发送到多个接收器。一个“两节点”多点连接可用单块评估测试板实现。超过两个节点则需要多块评估测试板。并联端接互连可获得典型的 M-LVDS 幅度电平，并最小化反射。在测试板上，可按需使用排针 P1、P2 和 P3 将收发器彼此互连或连接到总线。见图 19。UM3401 可用作驱动器，也可用作接收器。

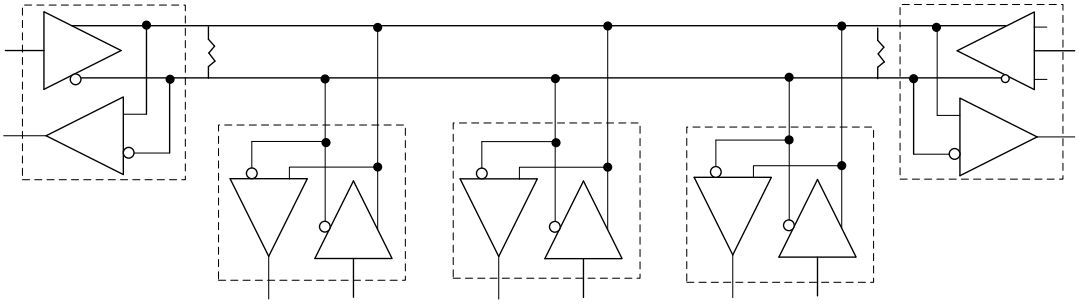
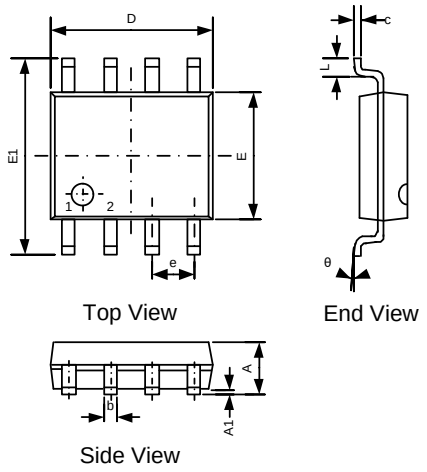


图 19. 多节点多点半双工（需要双端接）

封装信息

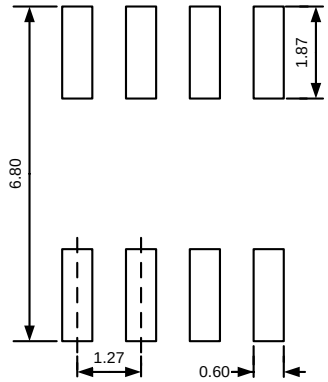
SOP8

Outline Drawing



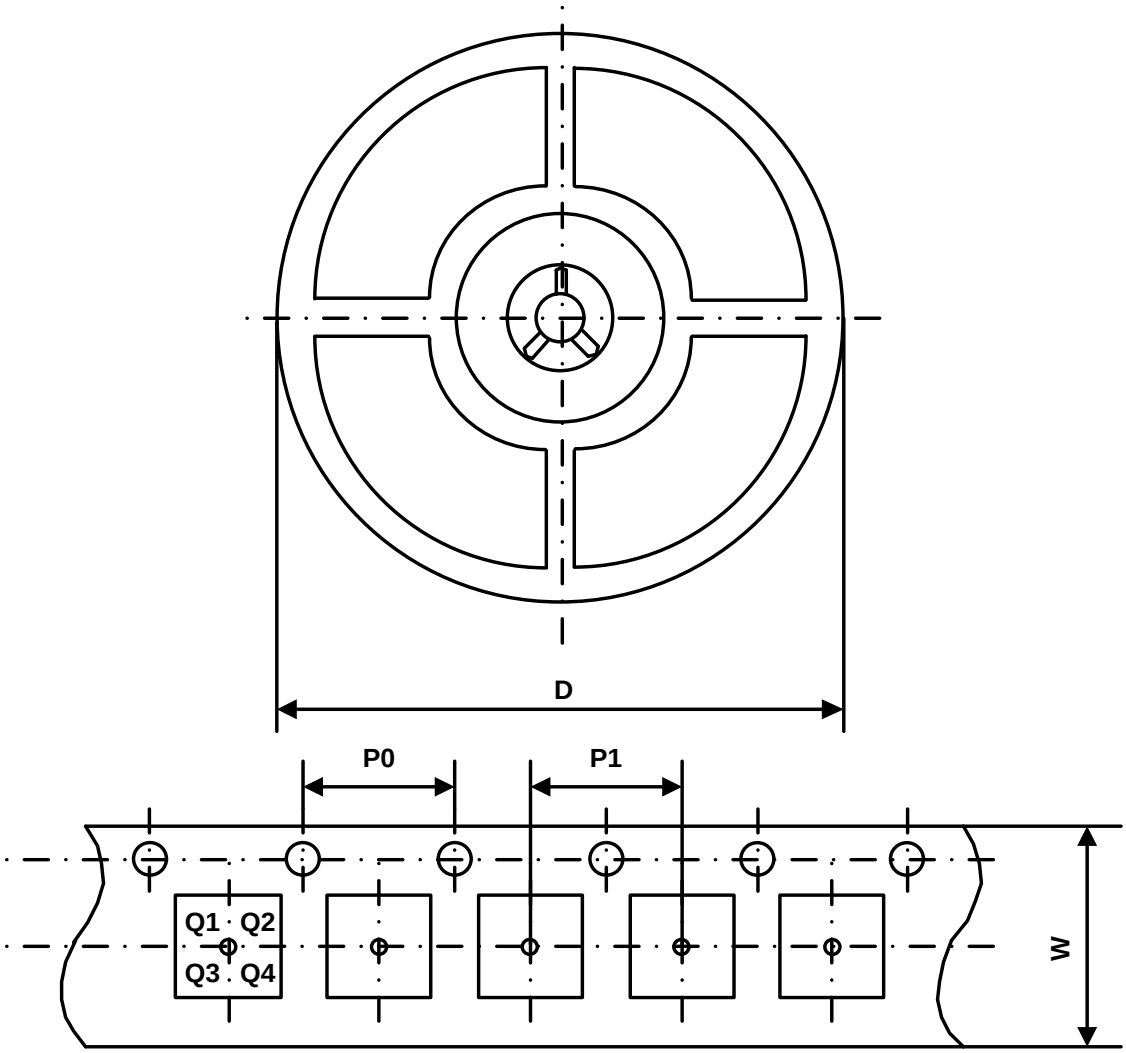
DIMENSIONS						
Symbol	MILLIMETERS			INCHES		
	Min	Typ	Max	Min	Typ	Max
A	-	-	1.75	-	-	0.069
A1	0.00	-	0.25	0.000	-	0.010
b	0.30	-	0.51	0.012	-	0.020
c	0.15	-	0.25	0.006	-	0.010
D	4.70	4.90	5.10	0.185	0.193	0.200
E	3.70	3.90	4.10	0.148	0.154	0.164
E1	5.80	-	6.25	0.228	-	0.250
e	1.27BSC			0.050 BSC		
L	0.40	-	1.27	0.016	-	0.050
θ	0 °	-	8 °	0 °	-	8 °

Land Pattern



NOTES:
1. Unit: mm;
2. General tolerance ±0.05mm unless otherwise specified;
3. The layout is just for reference.

包装信息



Part Number	Package Type	Carrier Width (W)	Pitch (P0)	Pitch (P1)	Reel Size (D)	PIN 1 Quadrant
UM3400S8	SOP8	12 mm	4 mm	8 mm	330 mm	Q1
UM3401S8	SOP8	12 mm	4 mm	8 mm	330 mm	Q1

绿色合规

盈力半导体在运营各环节始终坚守环保卓越标准，确保在有害物质使用方面满足或超越各项法规要求。公司已成功推行多项管控方案，持续减少有害物质使用与排放。

盈力全系列元器件均符合 RoHS 指令要求，助力客户满足各项环保法规。如需了解更多绿色合规信息，敬请访问：https://www.union-ic.com/Quality.html

重要声明

本文档所含信息均经仔细审核，据信准确可靠。但本文档如有变更，恕不另行通知。盈力半导体不对文档中可能存在的任何信息误差承担责任，亦不承诺对文档内容进行更新、保持信息时效性，或向任何个人及机构告知相关变更。为提升产品可靠性、功能及优化设计，力求提供最优产品，本公司保留随时进行产品及相关资料修改调整的权利。