

集成的 UM3865 简化负载管理设计

作者：梁彬. 英联半导体

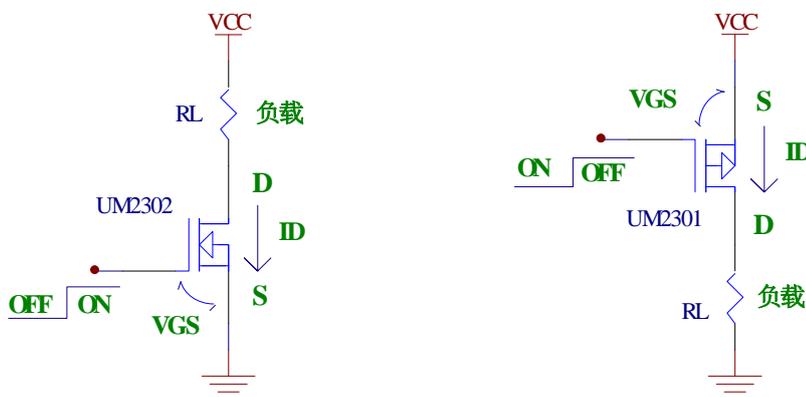
在设计便携式 PC、机顶盒、手持通讯终端、电子书、互联网设备等复杂性较高的电子产品时，系统内负载多种多样，设计人员往往需要面临负载配电、功率分配、系统节能等负载管理方面的问题。功率 MOSFET 作为一种最简易的负载开关，得到广泛应用，英联半导体（Union Semiconductor）推出集成的 UM3865，在极小封装内集成 N 沟道和 P 沟道 MOSFET，应用电路简洁，节省 PCB 面积，简化负载管理设计，帮助设计人员优化负载管理。

分立 MOSFET 组成的负载开关

分立功率 MOSFET 可作为最简易的负载开关，并且具有负载开关最主要的良好特性：导通时其导通电阻 $R_{DS(on)}$ 很小；在关断时其漏电流 I_{DSS} 很小。以 UM2302、UM2301 为例，N 沟道或 P 沟道 MOSFET 都可以组成最简易的负载开关。

在图 1(a) 中，负载接在电源与漏极之间（负载可以是直流电机、散热风扇、大功率 LED 或螺管线圈等）。在其栅极加一个逻辑高电平，则 N-MOSFET 导通，负载得电；在其栅极加一个逻辑低电平，则 N-MOSFET 关断，负载失电。由于开关在负载的下边，一般称为低端负载开关。

如果负载是一个要求接地的电路（如功率放大电路、发射电路或接收电路等），则低端负载开关不能用。在图 1(b) 中，负载开关使用 P-MOSFET，开关在负载的上边，称高端负载开关。



(a) (b)

图 1. 用分立 MOSFET 组成的负载开关

集成的 UM3865 负载开关

在图 1(b)中, 栅极的逻辑高电平 (OFF 状态) 需接近 VCC 电平, 这在很多应用中是无法满足的。实际应用中, VCC 电平往往较高 (>5V), 而栅极逻辑高电平最高可能只有 1.8V, 比如很多主流 ARM 的 GPIO 管脚输出电平就是 1.8V 逻辑。

如图 2 所示, UM3865P 把一个 P-MOSFET 和一个 N-MOSFET 封装在一个极小的 SOT363 (2mm*2.2mm) 封装内, N-MOSFET 接成一个反相器作为使能端, 其栅极输入 1.5V 逻辑电平就可以控制 P-MOSFET 的导通、关断。

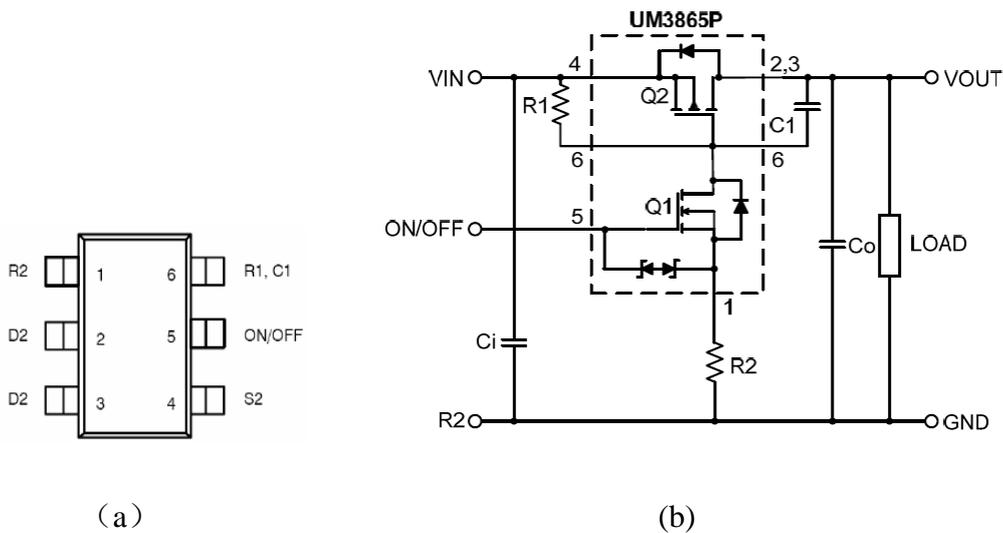


图 2 .UM3865P 组成的高端负载开关

另外, 如果在负载开关与负载之间接了一个大容量电容 C_o , 当这电容的等效串联电阻非常小时, 在负载开关导通的瞬间, 有较大的瞬态电流 (冲击电流, 如图 3 所示) 流过开关管。为减小冲击电流, 在外围电路增加了 C_1 及 R_2 。当负载开关在导通后的瞬间, 输入电压经 P 管后加在 C_1 及 R_2 上 (Q_1 的导通电阻忽略不计), 其电压主要降在 R_2 上, 减小了 $-V_{GS}$, 减小 I_D 电流, 即减小冲击电流。

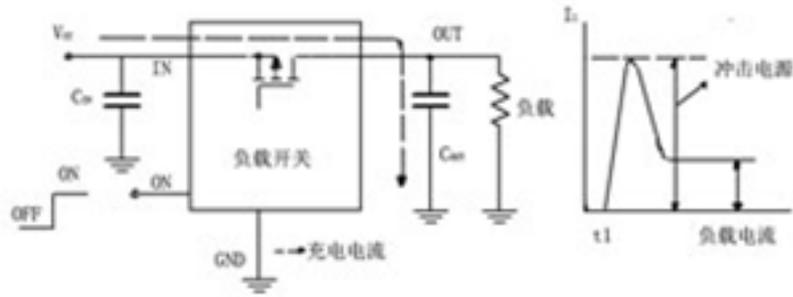


图 3.负载电容导致的电流过冲

外围器件的取值范围， $C_1 \leq 1000\text{pF}$ ， $R_1 = 100\text{K}\Omega \sim 1\text{Mk}\Omega$ ， $R_2 = 0 \sim 100\text{k}\Omega$ ，通过调整其具体参数，可有效控制负载开关开启/关断的摆率。

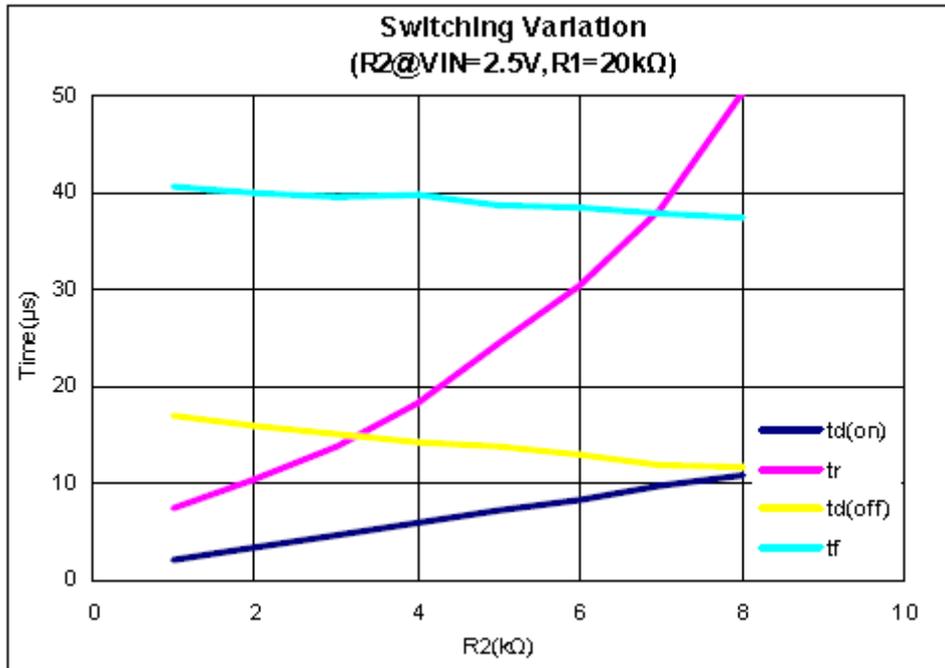


图 4.开关摆率控制

UM3865P 输入电压范围 1.8V~8V，使能管脚逻辑电平 1.5~8V，导通电阻 300mΩ，最大连续电流 1A，开关关断时耗电小于 1uA。UM3865P 弥补分立器件方案的不足，通过较少的外围器件增加摆率控制功能，保护后级负载，比较适用于 400mA 以下小负载的低成本管理应用。